

高性能同步通信板 TH—X25 的设计与实现*

朱卫国 杨家海 吴建平

(清华大学计算机系 北京 100084)

摘要 X.25 同步通信板是高档微机访问公用分组交换数据网的有效手段,目前 X.25 板正在向智能化、高速化及大容量存储器方向发展.本文论述了一种高性能同步通信板 TH—X25 的设计与实现,包括它的系统结构、服务原语以及驱动程序的设计实现等方面的内容.

关键词 通信,分组交换网,同步通信板(板),计算机网络,X.25 协议.

当 1969 年第 1 个分组交换计算机网络 ARPANET 诞生时,任何人都没有预测到 20 多年以后的今天,计算机网络在现代信息社会中扮演着如此重要的角色.^[1]当前,计算机网络已经作为信息社会的基本设施渗透到了社会的各个方面,包括政府部门、商业、军事以及教育和科研等领域都离不开计算机和计算机网络.进入 90 年代以后,以美国为首的一些发达国家为了进一步保持其在经济和技术领域的领先地位,又相继提出了“信息高速公路(Information Superhighway)”计划,并正在积极地付诸实施.^[2]信息高速公路的本质是进一步提高连网的速率,扩大连网的范围,或者说在不久的将来,将光纤铺到每一个家庭的门口.

我国通信和计算机网络的发展起步较晚,但面对信息时代的挑战,我国政府及相关部门也在积极地思考对策,并付诸实施,在很短的时间内铺设了大量的光纤,公用数据网已经升级和扩容.随着我国公用分组交换数据网的升级和扩容,大量的用户将会通过公用数据网进行远距离的网络互连,也必将需要大量的访问分组交换网的硬件和软件.公用分组交换数据网基于一种分组交换的技术.^[3]目前,公用分组交换数据网向用户提供服务的标准接口协议是 X.25 协议,X.25 协议的物理级定义了用户设备和交换结点之间的同步通信机制.^[4]因此,用户设备可以通过 2 种方式访问公用分组交换数据网:对于支持 X.25 协议的用户设备来说,可作为分组终端设备直接访问 X.25 公用分组交换数据网,如实现了 X.25 协议的 SUN 工作站即可作为一个分组式终端直接访问公用数据网;而对于一些不支持 X.25 协议的非分组(即异步的)设备来说,传统上只能通过一个称为分组拆装设施 PAD(packet assembly and disassembly)的接口设备来访问 X.25 公用分组交换数据网,如非智能终端.虽然高档微机属于智能设备,但由于它不支持同步通信能力,所以只能作为简单的非智能终端对待,即通过 PAD 来访问 X.25 公用分组交换数据网.这极大地限制了高档微机性能的发

* 作者朱卫国,1959 年生,工程师,主要研究领域为计算机网络.杨家海,1966 年生,讲师,主要研究领域为计算机网络,协议工程,协议一致性测试.吴建平,1953 年生,教授,主要研究领域为计算机网络,协议工程,协议一致性测试.

本文通讯联系人:朱卫国,北京 100084,清华大学计算机系

本文 1995-09-14 收到修改稿

挥.为了使微机作为 X.25 分组式终端,从而方便地通过公用数据网进行互连,需要实现一种支持同步通信的接口板,即 X.25 同步通信板.

目前,X.25 同步通信板的种类很多,从功能和性能上看主要可划分为 3 种类型:(1)非智能 X.25 同步通信板;(2)智能型 X.25 同步通信板;(3)高性能(智能)X.25 同步通信板.非智能的 X.25 同步通信板是第一代的 X.25 板,是最为简单的 X.25 板.从其硬结构上看,主要是由一个串行通信控制器(SCC)、IBM-PC 机总线接口译码电路、数据收发器及 RS232 电平转换电路组成.^[5~7]它的主要功能只是利用 SCC 来实现符合 X.25 协议的同步数据传输.为了实现 X.25 协议,主机应完成包括 SCC 初始化以及包括发送接收数据中断处理程序在内的一切 X.25 协议程序.正是由于这种原因,增加了主机的负担,从而使得通信速率不可能达到很高.

随着通信线路质量的不断提高,可支持的通信速率也在不断地提高,非智能的 X.25 网板由于其硬件固有的限制,已不能满足这种高速数据通信的需要,智能 X.25 同步通信板应运而生.智能 X.25 同步通信板的主要设计思想是:尽量减少主机 I/O 处理时间,所有 I/O 处理均由 X.25 板完成.为此,智能 X.25 板在原非智能 X.25 板的基础上增加了 CPU,ROM 及 RAM 等构成计算机系统的重要部件,并以此作为主机的前端机完成所有 I/O 操作或网络层以下的操作.由于智能 X.25 板中的程序与主机程序并行执行,所以大大提高了整个系统的效率.

高性能智能 X.25 板是在智能 X.25 板基础上发展起来的,它针对智能 X.25 板的不足作出了如下改进:首先,它使用了 DMA 控制器来完成板上的 I/O 操作,使得传输速率从 64Kbps 提高到 256Kbps 以上.其次,它选用了大容量的动态存储器,使板上的存储器从原来的 64~128K 提高到 1M,并且采用了共享存储器机制来完成主机与 X.25 板之间数据交换,通过采用这种数据交换方式,解决了智能 X.25 板与主机交换数据时的瓶颈问题.此外,高性能同步通信板往往还在同一块板上提供了帧中继的功能.^[8~10]

综上所述,X.25 板正在向智能化、高速化及大容量存储器方向发展.但目前由于高性能智能 X.25 网板的实现技术相对复杂,国内尚无生产能力,从国内 X.25 板使用的情况来看,主要是前 2 种板.为了弥补国内在高性能智能 X.25 同步通信板方面的空白,我们设计和实现了一种具有自主知识产权的高性能 X.25 同步通信板 TH-X25.本文论述了 TH-X25 板的系统结构、服务原语以及驱动程序的设计实现等方面的内容.

1 TH-X25 的系统结构

TH-X25 板主要由 Intel 80188 微处理器(主频 12MHz)、6MHz 82530 串行通信控制器 SCC(serial communication controller)、6MHz 8237 DMA 控制器、1M 字节的动态存储器、产生信号的 RS-232 辅助寄存器、地址寄存器、滑动窗口寄存器和 DMA 段寄存器等组成.这些部件可被编程或被赋值,以达到规定的要求.该板有 2 组编程来源,一组来自 80188 内部总线,一组来自主机总线.该板有 2 个连接 80188 的中断源,INT0 来自 8237 DMA 控制器,INT1 来自 82530 SCC. SCC 的 A 通道与 DMA 的 0、2 通道相连,B 通道与 DMA 的 1、3 通道相连. DMA 用来在 SCC 与 DRAM 之间传送数据.图 1 给出了 TH-X25 同步通信板的系统结构框图.

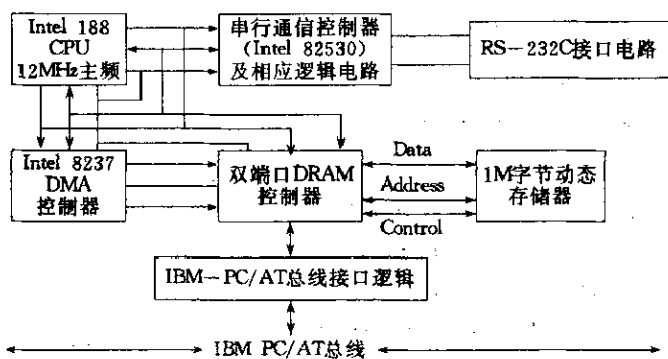


图1 TH-X25同步通信板的结构组成

队列名	相应主机内存地址
In_Queue_Head→Base+0
In_Queue_Tail→Base+1
Out_Queue_Head→Base+2
Out_Queue_Tail→Base+3
In_Queue→Base+104H
Out_Queue→Base+204H
发送缓冲区→Base+1EFEH
接收缓冲区→Base+3FFFH

注: Base为通过软件设置的主机访问双端口存储器基地址
图2 双向存储器分配示意图

TH-X25 同步通信板遵循 IBM 微机的 AT 总线结构,可工作于微机的扩展槽上,作为主机的前端处理机协助主机完成各种 I/O 操作,主机与 TH-X25 板的通信是通过双端口存储器中的共享数据结构和简单的信息传递机制来实现的。

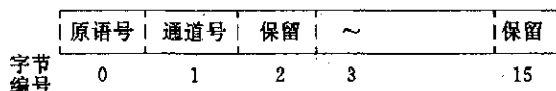
在双端口存储器中,使用了 2 个循环队列来实现主机与 TH-X25 的信息传递。这 2 个队列分别为 Out_Queue 及 In_Queue,其中 Out_Queue 用于 TH-X25 板向主机发送信息,而 In_Queue 则用于主机向 TH-X25 板发送信息,每一个队列都是一个 16 个元素、每个元素占 16 个字节的数组,为了实现队列的功能,每个队列都设有一个头指针及尾指针。图 2 给出了双向存储器分配的示意。

当系统初始化后,TH-X25 板设置 In_Queue 及 Out_Queue 皆为空。2 个队列的头指针和尾指针分别指到各自队列的头和尾,数据的接收(来自外部)或发送(来自主机)是通过改变 Out_Queue 队列或 In_Queue 队列的头指针和尾指针来实现的。

接收缓冲区用于 TH-X25 网板接收外来的数据,该缓冲区本身可进一步分为 2 部分,①用于接收来自第 1 通道的数据;②用于接收来自第 2 通道的数据。发送缓冲区用于主机存放要发送的数据所用,TH-X25 板对这部分不做任何修改。

2 TH-X25 板服务原语的设计

主机与 TH-X25 板之间的信息交换是通过调用一组服务原语来实现的,无论主机还是 TH-X25 板,其发往对方的原语都由 16 个字节组成,其中第 1 个字节是原语的编号,而其它 15 个字节为原语中的参数。下面我们先给出服务原语的一般格式,然后对从主机发往 TH-X25 板和从 TH-X25 板发往主机的原语分别加以介绍。TH-X25 服务原语的一般格式如下所示:



除了第 0 字节和第 1 个字节是固定的以外,其它字节对不同的原语有不同的含义。并非所有 16 个字节全都用完,保留足够的字节是为了以后扩充之用。

2.1 主机发往 TH-X25 板的服务原语

主机发往 TH-X25 板的服务原语共有 8 个,即

(1) Enable_Line

Enable_Line 的原语号是 0, 没有进一步的参数. 主机通过发出 Enable_Line 原语来请求 TH-X25 板使某一指定的通道正常工作, 该原语同时也激活指定通道的接收与发送进程. 打开接收器与发送器以及完成一些必要的参数区初始化工作. 所以, 这条原语是主机为了使某一通道正常工作所发出的第 1 条原语, 即在发送该原语之前的所有原语将被 TH-X25 板忽略, 不被执行.

(2) Disable_Line

Disable_Line 的原语号是 1, 没有进一步的参数. 主机用这条原语请求 TH-X25 挂起指定通道的接收与发送进程并关闭接收与发送器, 使该通道处于禁止工作状态. 通常, 该原语用于结束某一通道工作.

(3) Configure_Line

Configure_Line 的原语号是 2, 该原语用于设置某一指定通道的参数, 通道的参数主要是指波特率及时钟的方式等. 因此原语的第 2 和第 3 字节用以表示波特率, 第 4 字节标识时钟的方式, 方式为 0 表示使用外部时钟, 非 0 表示使用内部时钟.

(4) Transmit_Buffer

Transmit_Buffer 的原语号是 3, 该原语用于请求 TH-X25 板发送用户数据到指定的通道上. 原语的第 2、第 3 字节存放缓冲区的大小, 第 4、第 5 字节存放缓冲区的起始地址. 当数据发送完后, 主机将得到 Transmit_Complete 原语.

(5) Clear_Receive_Buffer

Clear_Receive_Buffer 的原语号是 4, 该原语用于响应 TH-X25 板发来的 Input_Available 请求. Clear_Receive_Buffer 用来通知 TH-X25 双端口存储器中的数据已被主机取走, TH-X25 板可以释放其相应的缓冲区空间. 原语的第 2、第 3 字节给出了可释放的缓冲区数量.

(6) Abort_Transmit

Abort_Transmit 的原语号为 5, 该原语用于请求 TH-X25 板终止一个正在进行的数据发送, 该原语通常应用于主机希望完成清除发送缓冲区的工作.

(7) Assert_DTR

Assert_DTR 的原语号为 6, 该原语用于请求 TH-X25 板设置指定通道数据终端准备好信号(DTR). 当发出该原语时, 如果载波已检测到, 则 TH-X25 板向主机回送 Carrier_Detect 原语.

(8) Clear_DTR

Clear_DTR 的原语号为 7, 该原语用于请求 TH-X25 板清除指定通道上的数据终端准备好信号 DTR.

2.2 TH-X25 板发往主机的服务原语

TH-X25 板发往主机的服务原语有 5 个, 即

(1) Clear_Transmit_Buffer

Clear_Transmit_Buffer 的原语号为 0, TH-X25 板通过向主机发送该原语来表明它已从双端口存储器取走了用户希望发送的数据, 主机可以释放相应的缓冲区. 原语的第 2、

第 3 字节用以存放可释放的缓冲区数量.

(2) Transmit_Complete

Transmit_Complete 的原语号为 1, TH-X25 板通过向主机发送该原语来表明它已在指定的通道上成功地发送了用户指定的数据块. 原语的第 2、第 3 字节用以存放成功发送的数据字节数.

(3) Input_Available

Input_Available 的原语号为 2, TH-X25 板使用该原语来通知主机它已收到了一帧数据, 并存于双端口存储器中, 等待主机处理. 主机在取走双端口存储器中的数据后, 应以 Clear_Receive_Buffer 原语作为响应, 否则 TH-X25 板将不会再次发送 Input_Available. 第 2、第 3 字节存放接收数据的字节个数.

(4) Carrier_Detect

Carrier_Detect 的原语号为 3, 当 TH-X25 板检测到载波信号后, 则向主机发送该原语. 该原语没有进一步的参数值.

(5) Carrier_Loss

Carrier_Loss 的原语号为 4, 当 TH-X25 板检测到载波信号丢失后, 则向主机发送该原语. 该原语没有进一步的参数值.

3 TH-X25 驱动程序的设计与实现

TH-X25 板的系统软件是由主机部分程序及 TH-X25 板上程序 2 部分组成, 主机部分程序我们已另文介绍, 这里主要讨论一下驻留在 TH-X25 板上的那部分程序的设计与实现. TH-X25 板上的程序由多进程调度模块、原语处理模块、物理层收发模块、缓冲区管理模块以及中断处理模块组成. 图 3 给出了 TH-X25 板中程序的结构, 限于篇幅, 这里我们主要介绍一下多进程调度模块、原语处理模块和物理层收发模块.

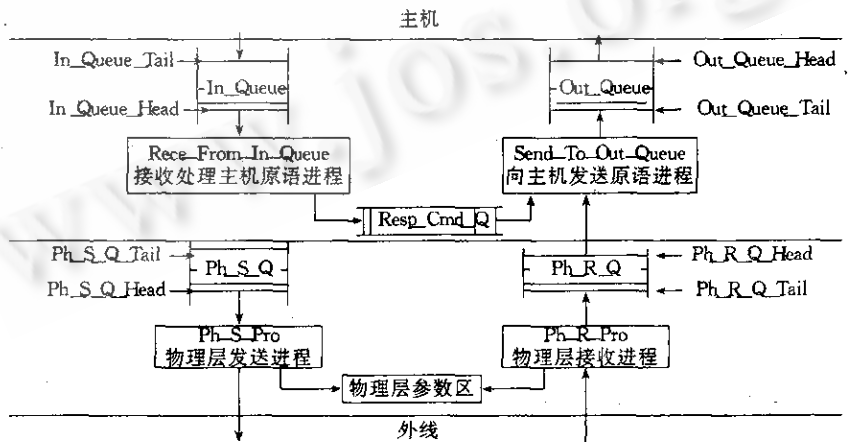


图3 TH-X25板中程序的结构

TH-X25 同步通信板需要同时处理数据的接收和发送, 还要处理来自主机或外部的中断事件, 因此需要有一个多进程的环境. TH-X25 进程调度策略采用优先级非抢占调度策

略;并且考虑了调度的公平性,对应优先级 1 和 2 有 2 个计数器,某个优先级进程运行 1 次,相应计数器加 1,如果计数器到达一定的值后,调度程序要运行 1 次优先级较低的进程,同时计数器清零.所有进程都处于 3 种状态之一:Running(运行),Ready(就绪)和 Waiting(等待),图 4 描述了进程的状态

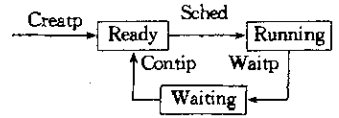


图 4 进程状态图

及调度过程.进程调度模块提供了 4 个系统调用 Creatp,Waitp,Contip,Linkp.系统调用用于 Creatp 创建一个进程,进程一旦建立便处于 Ready 状态;调度程序(Sched)按照调度策略,选择一个处于 Ready 状态的进程投入运行,此进程便进入 Running 状态;处于 Running 状态的进程可通过 Waitp 调用进入 Waiting 状态;最后,处于 Waiting 状态的进程还可通过 Contip 调用重新进入 Ready 状态.

物理层收发模块包括物理接收进程和物理层发送进程 2 部分.物理层接收模块的主要功能是完成 0 比特删除、帧定界检查、CRC 校验和帧超长检查.CRC 校验错或超长的帧将被丢弃,只有正确的帧才被送入物理层接收队列(Ph_R_Q).此外,它也向上层报告一些线路状态信息,例如:收到同步字符、载波检测到或载波丢失等.

物理层发送模块的主要功能是完成 0 比特插入、CRC 码生成、帧定界和帧异常结束等功能.当主机发送给 TH-X25 板的原语是请求发送数据时,由 TH-X25 板原语处理程序把要发的数据存放于物理层发送队列中(Ph_S_Q),并激活物理层发送进程,物理层发送进程即启动 DMA 控制器发动一帧.如果发送过程中出现差错,自动发送异常结束信号 Abort,同时通知物理层发送进程.物理层发送进程在下次发送时首先重发原来的差错帧,然后再发送新帧,如果没有新帧发送时,物理发送进程则挂起.

此外,物理层收发进程还包括 SCC 外部中断、DMA 传送结束中断(DMA_INTR)和特殊条件中断等的处理.

原语处理模块包括原语接收进程(Rece_From_In_Queue)和原语发送进程 2 部分.Rece_From_In_Queue 与 Send_To_Out_Queue 进程一起共同完成主机与 TH-X25 板原语的交互处理.Rece_From_In_Queue 接收主机发出的原语,并对其进行分析,然后根据不同原语进行相应的处理.对于需要响应的原语,Rece_From_In_Queue 产生相应的响应并送入 Resp_Cmd_Q 发回响应,对于请求发送数据原语 Rece_From_In_Queue 则把它插入到物理层发送队列的尾,并激活物理层发送.Send_To_Out_Queue 接收物理层接收队列(Ph_R_Q)中的信息,并根据信息的类型产生相应的原语,与发送原语响应队列中的原语一起送入 Out_Queue.

4 结束语

随着分组交换技术的发展,分组交换网的性能在不断提高,功能在不断完善,分组交换机的处理能力和分组交换机之间的中继线速率也在不断提高,用户急需一种方便高效的访问公用分组交换数据网的产品,高性能同步通信板作为高档微机访问公用数据网的手段能很好地满足这种需求.为此,我们设计和实现了这样一种高性能同步通信板 TH-X25,目前,该板的样品已经生产出来.测试表明,该板的性能是令人满意的,最大的数据传输速率可

达 400Kbps. 此外, TH-X25 的设计还考虑了将来扩展和升级的需要, 专门预留了 V. 35 的接口电路. 今后, 除进一步完善现有的设计和实现, 我们将着手设计帧中继(Frame Relay)协议的电路及协议实现, 以期在我国开展帧中继业务时, 向用户提供一种使用该业务的工具.

参考文献

- 1 Comer Douglas E. Internetworking with TCP/IP Vol. I: principles, protocols and architecture, 2nd edition. Prentice-Hall Inc., 1991.
- 2 Cerf Vinton G. Thoughts on the national research and education network. Network Working Group, RFC1167, July 1990.
- 3 杜治龙. 分组交换工程. 北京, 人民邮电出版社, 1993.
- 4 CCITT Recommendation X. 25. Interface between data terminal equipment (DTE) and data circuit equipment (DCE) for terminal operating in the packet mode and connected to a public data network by dedicated circuit. Melbourne, 1988.
- 5 Intel iSBC 188/48 Advance Communicating Computer Hardware Reference Manual. 1984.
- 6 Intel Microsystems Components Handbook Vol. I. 1988.
- 7 Intel 82530 SCC Technical Manual. 1988.
- 8 Cavanagh James P. Applying the frame relay interface to private networks. IEEE Communications Magazine, Mar. 1992. 48~64.
- 9 Muller Nathan J. The next generation of X. 25 networks. Journal of Data & Computer Communications, Sept. 1991. 4~12.
- 10 Wai sum Lai. Packet mode services; from X. 25 to frame relaying. Computer Communications, Feb. 1989, 12(1).

THE DESIGN AND IMPLEMENTATION OF HIGH-PERFORMANCE SYNCHRONOUS COMMUNICATION BOARD: TH-X25

Zhu Weiguo Yang Jiahai Wu Jianping

(Department of Computer Science Tsinghua University Beijing 100084)

Abstract X. 25 SCB(synchronous communication board) is the efficient method for PC users to access PSDN(packet switching data network). Presently, X25-SCBs are implemented with intelligence, high-speed and high-volume storage. The thesis discussed the design and implementation of a high-performance synchronous communication board TH-X25. Its architecture, service primitive and the design and implementation of its driver are given.

Key words Communication, packet switching network, synchronous communication board (card), computer network, X. 25 protocol.